

ZedBoard 开发板 在片上系统 (SoC) 设计课程中的应用

□肖昊 张华娟 南京航空航天大学 电子信息工程学院

【摘要】 Zedboard 是基于 Xilinx ZYNQ 系列全可编程 SoC 系统的 FPGA 开发板。它以 ARM Cortex-A9 处理器为核心, 集成了一块可编程 FPGA、存储器控制器和外设。配合 Xilinx 的开发软件, ZYNQ FPGA 提供了一个方便、便捷的 SoC 开发平台, 使用者可以快速的建立一个初始的 SoC 系统, 并在此基础上进一步扩张相应的功能。这为高校 SoC 实验课程提供了很好的平台。本文将基于 Zedboard 开发板, 以培养学生对基本 SoC 的组成结构、设计流程、设计方法的深入理解为目标, 探索一种内容合适, 易于理解的 SoC 设计实验教学方法。

【关键词】 Zedboard Xilinx ZYNQ SoC FPGA

Abstract: Zedboard is a FPGA development board which is based on Xilinx all programmable Zynq SoC. It integrates a programmable FPGA, memory controller, and peripherals with the ARM Cortex-A9 processor as the core. ZYNQ FPGA provides a convenient SoC development platform. It can make users set up an initial SoC system quickly and make further expansion of the corresponding function on the basis of it. The SoC experiment course provides a good platform for colleges and universities. This paper will be based on Zedboard development board, and it is in order to cultivate students to the structure, design process and design method of SoC, explore a suitable content, easy understanding SoC design experiment teaching method.

Key words: Zedboard; Xilinx ZYNQ; SoC; FPGA

一、SoC 的研究背景

集成电路是当今信息技术产业高速发展的基础和源动力, 已经高度渗透与融合到国民经济和社会发展的每个领域, 其技术水平和规模已成为衡量一个国家产业竞争力和综合国力的重要标志之一。经过多年的快速发展, 我国信息技术产业规模多年位居世界第一。国家出台了一系列政策鼓励和发展集成电路产业, 其中加强集成电路专业人才的培养, 是重要的举措之一。高校是我国集成电路人才培养的重要基地。目前, 国内不少高校都开设了集成电路相关的课程。其中, 片上系统(System-on-Chip, SoC)是集成电路的主流发展方向, 相关的课程是集成电路设计类的主要课程之一, 主要传授数字片上系统(SoC)及混合信号 SoC 的基本设计方法和技术, 为从事集成电路设计和研发提供必要的基础知识。目前, 国内高校的 SoC 设计课程主要以概念性理论教学为主, 这与集成电路设计实践性强的特点极不相符合。导致众多学生难以真正理解 SoC 的理论和设计方法, 更不具备参与 SoC 设计的能力, 使教学与就业、科研需求严重脱节。但由于 SoC 设计的特点: 一是硬件规模庞大, 通常基于 IP 设计模式; 二是软件比重大, 需要进行软硬件协同设计。因此, 开设 SoC 的实验类课程对高校的硬件条件和任课教师的科研基础都提出了很大的挑战。得益于 FPGA 技术的发展, 目前已有的集成电路设计环节主要集中于在计算机上进行集成电路的版图设计。因此, 这为高校进行集成电路设计的培训提供了便利, 同样给 SoC 教学课程提供了机遇。本文基于 Xilinx Zynq-7000 全可编程 SoC 系列器件, 以提高学生实践能力为目标, 探索一种内容合适, 难度适中的 SoC 设计实验教学方法。

二、SoC 的结构与设计方法

2.1 Zynq-7000 SoC 芯片简介

Zynq-7000 SoC 芯片的硬件部分实现了一个高性能、双

核 ARM Cortex-A9 处理器子系统 (PS) 和一个丰富的内存、配置和互联接口。在 FPGA 逻辑部分保留了灵活性以及其他传统 FPGA 具备的所有优势, FPGA 则通过多口高性能接口连接到 PS 端, 实现 PS 与 FPGA 间的高带宽通信。ZedBoard 通过提供一个专门为这类独一无二并且功能强大的器件推广到广大应用和用户的定制平台将定制 SOC 的概念带到了下一步。作为全球最大的可编程逻辑平台供应商, Xilinx 已经将可编程逻辑技术带领到了全可编程的时代, Xilinx 推出的 Zynq-7000 All Programmable SOC 集成了 ARM Cortex-A9 双核 (PS) 以及最多可达相当于 500 多万个逻辑门的可编程逻辑单元 (PL), 不仅解决了芯片工艺实现上的难点, 更解决了片内高性能处理器与高性能可编程逻辑数据交互协议的难点。

2.2 SoC 的结构

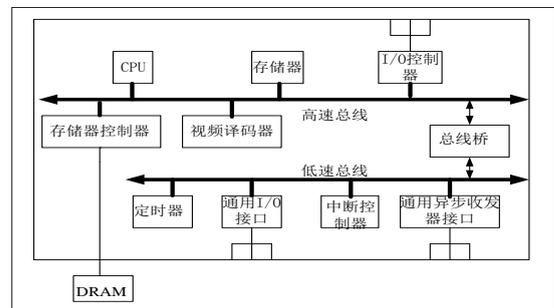


图 1 典型的 SoC 硬件架构

图 1 所示为一个典型的 SoC 硬件结构。片上模块包括以下几种。(1) CPU: 如 ARM、MIPS 等。(2) 存储器: 如 SRAM、Flash、ROM、DRAM 等。(3) 存储器控制器: 控制外部存储器。(4) 片上互连: 总线, 提供各 IP 间的数据通路。(5) 专用加速器: 如 MPEG、AES 等 ASIC 技术设计的可重用专用模块。(6) I/O 控制器: 如 PCI、PCI-X、以

以太网、USB、AD/DA 等。(7) 外围设备：如通用 I/O 接口、通用异步收发器、定时器、中断控制器等。

2.3 SoC 的设计

SoC 设计是自顶向下和自底向上相结合的过程，主要流程如图 2 所示。(1) 系统级设计主要有系统说明、行为建模和软/硬件划分。(2) 硬件设计包括 RTL 设计、综合、布局布线、功能验证和流片制造。(3) 软件设计主要是对软件的开发。从上文可知，SoC 设计主要有以下特点：(1) 采用深亚微米、超深亚微米 CMOS 工艺技术。(2) SoC 是针对不同应用市场开发的产品。(3) 软/硬件协同设计。(4) 低功耗技术要求。因此，目前高校教学中只进行书面介绍或图片展示很难让学生充分理解 SoC 设计的内涵。所以，基于 Xilinx Zynq-7000 全可编程 SoC 系列器件设计一个难度适当的 SoC 设计实验势在必行。

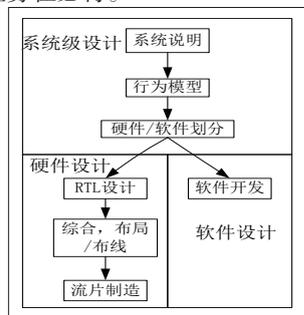


图 2 SoC 设计流程

三、SoC 设计课程实验介绍

本文将先介绍 HDMI 的传输原理，然后介绍基于 Zedboard 的 HDMI 现实系统架构，最后介绍 SoC 的实验步骤。

3.1 HDMI 传输原理介绍

信源 (Source) 和信宿 (Sink) 组成 HDMI 系统的架构。HDMI 接口包括 3 个 TMDS 数据信道、1 个 TMDS 时钟信道和一个 DDC 通道。信源读取信宿的 E-EDID，是为了解信宿的当前配置和能力。HDMI 传输的数据包括视频数据、控制数据和数据包 (数据包中包含音频数据和附加信息数据，例如纠错码等)。TMDS 每个信道的传输数据包括 2 位的控制数据、8 位的视频数据或 4 位的数据包。这些数据先传给 HDMI 发送器，然后经 10 位编码器编码，最后串行输出。串行输出的 10 位编码经 HDMI 接收器串行接收，再进行解码得到原数据。在时钟信道的一个时钟周期内完成所有操作。每个时钟信道的一个时钟周期对应一个像素点数据的传输，这个时钟频率一般在 25MHz~165MHz 之间。

3.2 HDMI 显示系统架构

图 3 所示为基于 Zedboard 的 HDMI 显示系统 SoC 系统。VDMA 和 ADV7511 视频接口组成系统的视频输出接口。

VDMA 的功能是将图像帧数据传输到视频接口模块。DMA 和 spdif 音频接口组成系统的音频输出接口。Zynq 作为整个系统的控制核心，提供 HDMI 的显示数据，来及时读写显存的控制，以及 DDC 的数据产生。PL 部分主要是 ADV7511 的控制，还有将 24bit 的 RGB 数据转换为 16bit 的 YCBCR422 的数据发送给 ADV7511。ZedBoard 的 HDMI 接口使用了 ADV7511 芯片，这是 ADI 公司生产的一款 225MHz 的 HDMI 发送器，它全面支持 HDMI1.4 协议、同时包括 HDMI 以太网通道 HEAC 和 3D Video，它支持全部的高清制式。

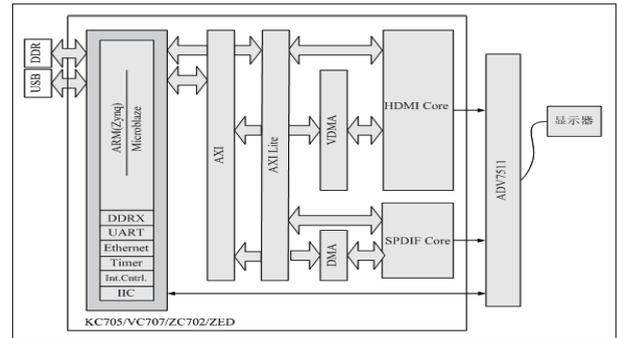


图 3 Zynq 系统框图

3.3 HDMI 显示系统实验步骤

实验基于 Xilinx Vivado 集成开发环境，软硬件协同，分为硬件设置和软件设置，步骤分别如下：(1) 创建工程，添加工程文件、目录和库目录，设置软件环境和 FPGA 器件；(2) 添加设计中使用的 IP。(3) 初步综合，以明确网标中时钟信号的名字，检查是否存在语法错误。(4) 添加约束，时钟约束，管脚约束等。(5) 综合实现 (Synthesis and Implementation)，生成二进制比特流。以上硬件步骤可以 Tcl 脚本的形式实现，实验中只需要载入脚本。Xilinx 的软件开发是基于 Vivado 的 SDK 开发环境，步骤分别如下：(1) 新建软件工程；(2) 添加 C 代码源文件至工程目录；(3) 设置软件环境变量，添加库目录等；(4) 编译软件，生成可执行文件。

完成以上软硬件设计后，将 Zedboard 开发板与电脑主机相连，并将 HDMI 接口与显示器相连，打开 FPGA 开关，下载 FPGA 比特流和可执行文件即可在显示器上显示出图像。

四、总结

本文基于 Xilinx Zedboard 开发板的 HDMI 功能，设计了一个 SoC 设计的课程实验。经教学实践证明，Xilinx Zedboard 开发板提供了一个完整的 SoC 开发设计平台，其开发软件 Vivado 提供了简单易用的图形开发界面，整套流程简单易学，便于学生掌握和理解，为高校的 SoC 实验教学提供了很好的软硬件环境。

参考文献

- [1] James Lucero and Bob Slous. Designing High-Performance Video Systems with the Zynq-7000 All Programmable SoC Using IP Integrator[technical report]. www.xilinx.com. March 28, 2014.
- [2] Zynq-7000 All Programmable SoC Overview[technical report]. www.xilinx.com. October 8, 2014.
- [3] ADV7511 PROGRAMMING GUIDE[technical report]. www.xilinx.com.March 2012.
- [4] LogiCORE IP AXI Video Direct Memory Access v6.2[technical report]. www.xilinx.com. PG020 April 2, 2014.

基金项目：南京航空航天大学 2014-2015 年度本科专业建设项目——SoC 设计基础 (项目编号：1404ZJ01XX09)；中央高校基本科研业务费专项资金资助 (项目编号：NS2015043)，衷心感谢以上项目给与我在研究经费上的大力支持。